

1c932 U.S. PRO  
09/696816  
10/25/00



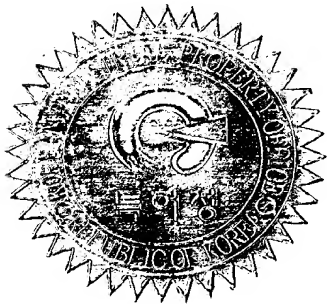
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

출원번호 : 특허출원 1999년 제 46630 호  
Application Number

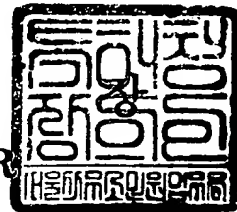
출원년월일 : 1999년 10월 26일  
Date of Application

출원인 : 삼성전자 주식회사  
Applicant(s)



2000      년      09      월      06      일

특      허      청  
COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0011
【제출일자】	1999. 10. 26
【국제특허분류】	H01L
【발명의 명칭】	간편한 모델 파라미터 집합 추출 방법과 이를 이용한 집적 회로의 통계적 시뮬레이션 방법
【발명의 영문명칭】	Simplified method for extraction of model parameter se and statistical integrated circuit simulation method using the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【대리인】	
【성명】	곽덕영
【대리인코드】	9-1998-000630-5
【포괄위임등록번호】	1999-009616-8
【발명자】	
【성명의 국문표기】	이상훈
【성명의 영문표기】	LEE, Sang Hoon
【주민등록번호】	670212-1101512
【우편번호】	431-062
【주소】	경기도 안양시 동안구 관양2동 인덕원마을 삼성아파트 10동 1403호
【국적】	KR
【심사청구】	청구

## 【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

이영필 (인) 대리인

정상빈 (인) 대리인

곽덕영 (인)

## 【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 10 면 10,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 8 항 365,000 원

【합계】 404,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 설계된 집적회로의 성능을 미리 시뮬레이션하는 방법에 관한 것으로, 특히 성능의 분포와 편차를 예측하기 위하여  $n$  개의 모델 파라미터 집합을 추출하여 시뮬레이션하는 경우에, 1 개의 모델 파라미터 집합은 종래와 같이 소자의 I-V 특성 측정에 의해 마련된 I-V 특성곡선을 목적함수로 하여 추출하고, 나머지  $n-1$  개의 모델 파라미터 집합은 측정이 간편한 주특성 데이터(ET 데이터)를 목적함수로 하여 추출한다. 이에 따라, I-V 특성 측정의 부담과 시간을 절약할 수 있고, 주특성 데이터를 변화시켜 추출한 모델 파라미터 집합을 이용하여 시뮬레이션함으로써, 소자 특성의 변화에 따른 회로 성능의 변화를 간편하게 미리 예측할 수 있다.

**【대표도】**

도 2

**【색인어】**

집적회로 시뮬레이션, 스파이스(SPICE), 모델 파라미터, ET 데이터

**【명세서】****【발명의 명칭】**

간편한 모델 파라미터 집합 추출 방법과 이를 이용한 집적회로의 통계적 시뮬레이션 방법 {Simplified method for extraction of model parameter set and statistical integrated circuit simulation method using the same}

**【도면의 간단한 설명】**

도 1은 모델 파라미터 집합을 추출하기 위하여 측정하여 준비한 I-V 특성곡선을 도시한 도면이다.

도 2는 본 발명의 방법에 따른 모델 파라미터 집합을 추출하는 방법을 도시한 흐름도이다.

도 3은 본 발명의 방법에 따라 추출된 제1 모델 파라미터 집합과 제k 모델 파라미터 집합을 개념적으로 도시한 도면이다.

도 4는 종래의 방법과 본 발명의 방법에 따라 시뮬레이션한 집적회로의 예로서 링 오실레이터를 나타낸 회로도이다.

도 5은 도 4에 도시된 링 오실레이터에 대하여 종래의 방법과 본 발명의 방법에 따라 모델 파라미터 집합들을 추출하고 시뮬레이션한 결과를 나타낸 상관도이다.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 집적회로의 설계과정에서 설계된 회로의 동작과 성능을 미리 시뮬레이션

하기 위하여 필요한 복수의 모델 파라미터들을 추출하는 방법 및 시뮬레이션 방법에 관한 것이다.

<7> 반도체 집적회로를 개발하는 과정에서 설계된 회로가 제대로 동작할 것인지 또 그 성능은 어떻게 될 것인지, 나아가서 통계적으로 그 성능은 어떤 분포와 편차를 보이는지를 미리 시뮬레이션하여 알아보고 그 결과를 설계과정에 피드백하는 것은 현재 반도체 집적회로의 개발에 거의 필수적인 과정이 되고 있다.

<8> 이러한 시뮬레이션은 통상 스파이스(SPICE)라는 널리 알려진 프로그램을 이용하여 수행한다. 스파이스 프로그램은 특정 회로의 시뮬레이션을 위하여 회로 소자들의 크기나 배선의 길이 등 소자들의 배치에 따른 변수와, 소자의 특성을 나타내는 수많은 모델 파라미터들을 필요로 한다. 모델 파라미터에는 채널의 길이( $x_l$ ), 폭( $x_w$ ), 게이트 절연막의 두께( $t_{ox}$ ), 채널영역의 도핑 농도 변화에 따른 문턱전압의 변화( $\Delta V_{th}$ ) 등 실제 물리적인 의미를 가지는 파라미터들과 스파이스 모델 식의 단순한 계수들이 포함된다. 설계된 회로의 시뮬레이션을 위해서는 이러한 배치에 따른 변수와 모델 파라미터들을 준비해야 하는데, 이중 모델 파라미터들을 추출하는 과정은 수많은 측정과 시행착오를 거쳐야 하는 매우 번거롭고 시간이 많이 드는 작업이다. 통상적인 모델 파라미터들을 추출하는 과정을 트랜지스터 소자를 예로 들어 설명하면 다음과 같다.

<9> 먼저, 게이트-소스간 전압( $V_{GS}$ )과 드레인-소스간 전압( $V_{DS}$ )에 대한 드레인 전

류를 측정하여 I-V 특성곡선을 준비한다. 보다 정확한 예측을 위해서 이 I-V 특성곡선은 보통 전원전압( $V_{CC}$ ), 기판전압( $V_{BB}$ )을 달리 하면서, 또 나아가서는 채널의 길이와 채널 폭, 측정시의 온도를 변화시켜 가면서 측정을 할 수 있는데, 그 결과 나타나는 I-V 특성곡선은 여러 개가 된다. 즉, 도 1에 도시된 I-V 특성곡선은  $V_{BB}$ 와  $V_{CC}$ 를 달리하면서  $V_{GS}$ 와  $V_{DS}$ 의 변화에 따른  $I_D$ 를 측정하여 도시한 그래프로서, 이것은 소정의 채널 길이와 채널 폭 및 온도에 대한 I-V 특성곡선이고 채널 길이와 채널 폭 및 온도를 변화함에 따라 도 1에 도시된 I-V 특성곡선과 유사한 I-V 특성곡선이 여러 개 준비된다. 따라서,  $V_{GS}$ 와  $V_{DS}$ 의 변화 폭(interval)을 얼마로 설정하느냐에 따라 달라지겠지만, 여러 개의 I-V 특성곡선을 준비하기 위한 측정 횟수는 수백 내지 수천 번이 된다. 한편, 이 I-V 측정을 위한 트랜지스터 소자는 통상 TEG(test element group)라 불리우는, 현재 양산중인 반도체 소자가 형성되는 웨이퍼의 미사용영역(통상 칩과 칩 사이의 스크라이브 라인(scribe line)이 된다)에 형성된다.

<10> 모델 파라미터들을 추출하는 과정은, 모델 파라미터가 될 초기값들을 스파이스 프로그램의 I-V 계산식에 대입하고 그 계산한 결과가 실제 측정된 I-V 특성곡선들 즉, 목적함수를 재현할 수 있을 때까지 초기값들을 바꾸어가며 계산하는 과정을 반복하는 과정이다. 계산된 결과가 실제 측정된 I-V 특성곡선들에 가장 가까워졌을 때의 값들이 모델 파라미터가 된다. 통상 초기값들로는 현재 설계된 소자와 가장 가까운 특성을 가지는 이미 알고 있는 소자의 모델 파라미터들을 사용한다. 이 모델 파라미터들은 전술한 바와 같이 채널의 길이와 폭, 온도, 전원전압 등을 변화해 가며 측정한 다양한 I-V 특성곡선들을 동시에 재현할 수 있는 하나의 집합(set)이 되는 것이 바람직하다.

<11> 이렇게 얻어진 모델 파라미터 집합을 스파이스 모델식의 입력 변수로 대입하면 설

계된 회로의 성능 예컨대 속도(speed)가 계산되어 나온다.

<12> 한편, 최근에는 설계된 회로가 제조되었을 때, 실제 웨이퍼 상에서의 위치나, 수십 개의 웨이퍼를 동시에 처리하는 양산 방식에서는 웨이퍼 카세트 내에서의 웨이퍼의 위치에 따라 그 성능이 달라지는 정도와 편차를 미리 파악하기 위하여, 하나의 소자에 대해서만 시뮬레이션을 하는 것이 아니라 웨이퍼 상의 여러 위치 또는 여러 개의 웨이퍼에 형성된 소자에 대하여 시뮬레이션을 하는 추세이다(미국 특허 US 5,790,436 등 참조). 이러한 경우에는 웨이퍼 상의 각각의 위치 또는 각 웨이퍼에 대하여 전술한 바와 같은 모델 파라미터 집합을 추출하는 과정을 반복해야 하는데, 이는 시간이 매우 많이 드는 번거로운 작업이다.

<13> 한편, 제임스 첸(James C. Chen) 등은 'E-T Based Statistical Modeling and Compact Statistical Circuit Simulation Methodologies'(IEDM, 1996, pp.635-638)라는 제목의 논문에서, I-V 특성곡선이 아닌 ET 데이터(Electrical Test Data)를 사용하여 모델 파라미터 집합을 추출하는 방법을 소개하고 있다. 이 논문에는, 모델 파라미터 중 전술한 물리적 의미를 가지는 파라미터 즉, 공정에 따른 채널 길이의 변화량( $\Delta L$ ), 채널 폭의 변화량( $\Delta W$ ), 게이트 절연막의 두께( $T_{ox}$ ) 및 드레인-소스간 저항( $R_{ds}$ ) 등을 직접 측정하여 구하고, 나머지 파라미터를 포화전류( $I_{dsat}$ )와 같은 ET 데이터를 이용하여 추출하는 방법이 소개되어 있다. 그러나, 이러한 물리적인 파라미터의 직접 측정은 실제로 I-V 특성의 측정보다 오히려 더 많은 측정 부담이 따르고, 위 파라미터들 각각의 측정 자체가 논문 주제에 해당할 만큼 그 측정방법의 정확도와 신뢰성이 문제가 되고 있다. 즉, 위 파라미터들은 (주사 전자현미경 등을 이용하여) 물리적으로 측정하기가 매우 힘들어, 실제로는 전기적인 측정을 통해 그 결과를 평가(evaluation)함으로써 그 값을 얻는 간접



적인 방법으로 측정하고 있는데, 얻어진 값의 신뢰성은 아직까지 보장할 수 없는 현실이다.

- <14>      또 한편, 모델 파라미터 추출을 위한 I-V 특성의 측정 부담의 문제와는 별도로 집적회로의 설계자들에게 관심이 있는 문제는, 설계된 집적회로의 기본 소자의 특정한 특성을 변화시켰을 때 이 소자 특성의 변화가 전체 집적회로의 성능에 어떠한 영향을 미치는가와, 소자의 어떤 특성의 변화가 집적회로의 성능에 가장 큰 영향을 미치는가이다. 그러나, 이러한 설계자들의 현실적 관심에 대해서 종래의 모델 파라미터 추출방법 및 집적회로 시뮬레이션 프로그램들은 아무런 답을 주지 못하고 있다.

#### 【발명이 이루고자 하는 기술적 과제】

- <15>      본 발명이 이루고자 하는 기술적 과제는, 설계된 회로의 성능을 통계적으로 시뮬레이션하기 위하여 2 개 이상의 모델 파라미터 집합을 추출하여야 하는 경우에, 모델 파라미터 집합을 간편하게 추출할 수 있는 방법을 제공하는 것이다.
- <16>      본 발명이 이루고자 하는 기술적 과제는, 소자 특성의 변화가 전체 회로의 성능에 미치는 영향의 민감도를 예측할 수 있는 집적회로의 시뮬레이션 방법을 제공하는 것이다.

#### 【발명의 구성 및 작용】

- <17>      상기의 기술적 과제를 달성하기 위한 본 발명에 따른 모델 파라미터 추출 방법은, 설계된 집적회로의 동작과 성능을 통계적으로 시뮬레이션하기 위하여  $n$  ( $n$ 은 2 이상의 정수) 개의 모델 파라미터 집합을 추출하는 방법으로서, 첫번째의 모델 파라미터 집합은 종래와 같은 방법으로 추출하고, 나머지  $n-1$  개의 모델 파라미터 집합은 I-V 특성곡선이

아닌 소자의 주특성 데이터를 목적함수로 하여 추출한다.

<18> 즉, 본 발명에 따른 모델 파라미터 추출 방법은, 1 또는 2 이상의 웨이퍼에  $n$  개의 지점을 정의하고, 이  $n$  개의 지점에 집적회로의 기본 소자를 형성한다. 이어서,  $n$  개의 지점중 제1지점에 형성된 기본 소자의 I-V 특성을 측정하여 I-V 특성곡선을 마련하고, I-V 특성곡선을 목적함수로 하여 이 I-V 특성곡선을 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출한다. 나머지 제2 내지 제 $n$ 의 모델 파라미터 집합에 대해서는,  $n$  개의 지점중 나머지 제2 내지 제 $n$ 지점에 형성된 기본 소자의 제2 내지 제 $n$  주특성 데이터를 측정하고, 이 주특성 데이터를 목적함수로 하여 제2 내지 제 $n$  모델 파라미터 집합을 추출한다.

<19> 여기서, 상기 기본 소자는 트랜지스터 소자이고, 상기 주특성 데이터는 트랜지스터의 문턱전압( $V_{th}$ ), 포화전류( $I_{Dsat}$ ), 최대 컨덕턴스( $G_{mmax}$ ), 게이트-소스간 전압이 0V일 때의 드레인 전류( $I_{off}$ ), 접합 커패시턴스( $C_j$ ) 또는 오버랩 커패시턴스( $C_{ov}$ )를 포함한다.

<20> 또한, 상기 제2 내지 제 $n$  모델 파라미터 집합을 추출하기 위하여 입력되는 초기값으로는 제1 모델 파라미터 집합의 모델 파라미터들을 대입할 수 있다.

<21> 상기의 기술적 과제를 달성하기 위한 본 발명에 따른 집적회로의 시뮬레이션 방법은, 상기의 모델 파라미터 집합의 추출방법이 주특성 데이터를 목적함수로 하여 모델 파라미터 집합을 추출하는 점을 이용하여, 주특성 데이터를 변화시켜 그 변화가 집적회로의 성능 변화에 미치는 영향을 분석할 수 있도록 한 시뮬레이션 방법이다.

<22> 즉, 본 발명에 따른 집적회로의 동작과 성능을 시뮬레이션하는 방법은, 먼저 웨이퍼 상의 소정의 지점에 집적회로의 기본 소자를 형성한다. 이어서, 기본 소자의 I-V 특

성을 측정하여 I-V 특성곡선을 마련한 후, 이 I-V 특성곡선을 목적함수로 하여 이 I-V 특성곡선을 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출한다. 또, 기본 소자의 주특성 데이터를 측정하고, 이 측정된 주특성 데이터 값을 임의로 변화시켜 이 변화된 주특성 데이터를 목적함수로 하여 이 변화된 주특성 데이터를 가장 잘 재현할 수 있는 제2 모델 파라미터 집합을 추출한다. 이어서, 제1 및 제2 모델 파라미터 집합을 스파이스 시뮬레이션 프로그램에 입력하여 상기 집적회로의 성능을 각각 시뮬레이션하여 비교함으로써 상기 기본 소자의 주특성 데이터의 변화가 상기 집적회로의 성능에 미치는 영향을 분석한다.

- <23> 여기서, 상기 제1 모델 파라미터 집합은 I-V 특성곡선을 목적함수로 하지 않고 주특성 데이터를 목적함수로 하여 추출할 수도 있다.
- <24> 한편, 상기의 본 발명에 따른 모델 파라미터 집합의 추출방법 및 집적회로 시뮬레이션 방법은 컴퓨터로 읽을 수 있는 기록매체의 형태로 제공될 수 있다.
- <25> 즉, 본 발명에 따른 컴퓨터로 읽을 수 있는 기록매체는, 설계된 집적회로의 동작과 성능을 시뮬레이션하기 위하여, 웨이퍼의 소정 지점에 형성된 상기 집적회로의 기본 소자에 대하여 측정된 주특성 데이터를 목적함수로 하여 모델 파라미터 집합을 추출하는 방법을 프로그램으로 기록한 컴퓨터로 읽을 수 있는 기록매체로서, 주특성 데이터의 계산식에 모델 파라미터 집합이 될 소정의 초기값들을 대입하여 주특성 데이터 값을 계산하는 프로그램 모듈, 및 상기 계산된 주특성 데이터 값이 상기 측정된 주특성 데이터 값의 소정의 오차범위 내에 드는지를 판단하여 소정의 오차범위 내에 들면 그때의 초기값들을 모델 파라미터 집합으로서 추출하고, 상기 오차범위를 벗어나면 상기 초기값들을 변경하고 상기 주특성 데이터 값을 계산하는 프로그램 모듈로 분기하는 프로그램 모듈을

구비한다.

<26> 또한, 본 발명에 따른 컴퓨터로 읽을 수 있는 기록매체는, 설계된 집적회로의 동작과 성능을 시뮬레이션하고, 이 집적회로의 기본 소자의 특성이 변화하는 경우에 이 집적회로의 성능에 미치는 영향을 분석하는 방법을 프로그램으로 기록한 컴퓨터로 읽을 수 있는 기록매체로서, 웨이퍼 상의 소정의 지점에 형성된 기본 소자에서 측정된 I-V 특성곡선 또는 주특성 데이터를 목적함수로 하여 이 I-V 특성곡선 또는 주특성 데이터를 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출하는 프로그램 모듈, 기본 소자에서 측정된 주특성 데이터 값을 임의로 변화시켜 이 변화된 주특성 데이터를 목적함수로 하여 이 변화된 주특성 데이터를 가장 잘 재현할 수 있는 제2 모델 파라미터 집합을 추출하는 프로그램 모듈, 및 상기 제1 및 제2 모델 파라미터 집합을 스파이스 시뮬레이션 프로그램에 입력하여 집적회로의 성능을 각각 시뮬레이션하여 비교함으로써 기본 소자의 주특성 데이터의 변화가 집적회로의 성능에 미치는 영향을 분석하는 프로그램 모듈을 구비한다.

<27> 이와 같이 본 발명에 따른 n 개의 모델 파라미터 집합을 추출하는 방법에 의하면, 두번째 이후의 모델 파라미터 집합을 추출할 때, 측정 부담이 큰 I-V 특성곡선을 목적함수로 사용하지 않고 간단히 측정할 수 있는 소자의 주특성 데이터만을 목적함수로 사용한다. 따라서, 모델 파라미터 집합의 추출에 소요되는 시간을 대폭 단축할 수 있다.

<28> 또한, 소자의 주특성 데이터를 모델 파라미터 집합의 추출에 사용함으로써 소자의 특성 변화가 회로 성능에 미치는 영향을 쉽게 분석할 수 있다.

<29> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다.

- <30> 도 2는 본 발명의 방법에 따라  $n$  개의 모델 파라미터 집합을 추출하는 과정을 도시한 흐름도이고, 도 3은 도 2에 도시된 방법에 따라 추출된 제1 모델 파라미터 집합과 제 $k$  모델 파라미터 집합을 나타낸 도면이다.
- <31> 도 2를 참조하면, 본 발명의 방법에 따른  $n$  개의 모델 파라미터 집합을 추출하는 방법은, 단계 100부터 단계 125까지로 표현되는 제1 모델 파라미터 집합 추출과정과 단계 200부터 단계 225까지로 표현되는 제2 내지 제 $n$  모델 파라미터 집합 추출과정으로 이루어진다. 여기서, 제1 모델 파라미터 집합 추출과정(단계 100~125)은 종래와 마찬가지로 측정된 I-V 특성곡선을 목적함수로 하여 추출하고, 제2 내지 제 $n$  모델 파라미터 집합 추출과정(단계 200~225)이 본 발명에 따라 새로이 변경된 방법이다.
- <32> 먼저, 설계된 집적회로의 동작 및 성능의 통계적 시뮬레이션을 위하여, 한 매의 웨이퍼 또는 여러 매의 웨이퍼의 서로 다른  $n$  개의 지점을 정의하고, 각 지점에 상기 집적회로의 기본 소자 예컨대 MOS 트랜지스터를 형성한다.
- <33> 이  $n$  개의 지점중 임의의 한 지점(제1지점)에 형성된 소자의 I-V 특성을 측정하여 I-V 특성곡선을 준비한다(단계 100). 이때 예측의 정확성을 위하여 소자의 채널 길이, 채널 폭, 측정시 온도, 동작전압, 기판전압 등을 달리하며 측정함으로써 여러 개의 특성곡선을 마련할 수 있다.
- <34> 이어서, 모델 파라미터 집합이 될 초기값들을 입력한다(단계 105). 이 과정에서 초기값들로는 통상, 현재 설계된 기본 소자와 가장 유사한 소자의 이미 알고 있는 모델 파라미터 집합을 선택하여 입력하거나 스파이스 프로그램에서 제공하는 기본값(default)을 입력한다.

- <35>       이어서, 이 초기값들을 스파이스 프로그램의 I-V 계산식에 대입하여 I-V 특성을 계산한다(단계 110).
- <36>       이어서, 단계 110에서 계산된 I-V 특성과 단계 100에서 측정된 I-V 특성이 일치하는지 즉, 단계 110에서의 초기값들이 단계 100에서의 I-V 특성곡선을 제대로 재현해 내는지를 판단한다(단계 115). 물론 이 과정에서 계산된 I-V 특성과 측정된 I-V 특성이 완전히 일치할 수는 없을 것이고, 소정의 오차범위 내에 들면 일치하는 것으로 본다.
- <37>       통상, 단계 105에서 입력한 초기값들에 의해 계산된 I-V 특성과 측정된 I-V 특성이 바로 일치하지는 않는다. 따라서, 이 경우에 단계 105에서 입력된 초기값들을 변경시킨 후(단계 120) 변경된 초기값들을 I-V 계산식에 대입하여 I-V 특성을 다시 계산한다(단계 110). 이때 초기값들을 변경하는 과정(단계 120)은 계산된 I-V 특성과 측정된 I-V 특성이 어떤 차이를 보이는지 예컨대, I-V 특성곡선의 선형영역은 일치하고 포화영역에서 차이가 나는지 아니면 반대로 선형영역이 일치하지 않고 포화영역에서 일치하는지 등의 비교를 행하여, 그 불일치 경향에 따라 적절한 파라미터(초기값)들을 변화시켜 준다.
- 또한, 최근에는 이러한 파라미터의 변경과 재계산을 스파이스 프로그램의 서브 프로그램에서 자동적으로 행할 수 있으며 이를 위한 최적화 알고리즘들이 다수 제시된 바 있고, 최소자승법을 이용하는 L-M(Levenberg-Marquardt) 알고리즘이 널리 사용되고 있다(보다 상세히는 N. Arora, 『MOSFET Models for VLSI Circuit Simulation - Theory and Practice』, Springer-Verlag, 1993, pp.510-535 참조).
- <38>       다시 단계 115에서 계산된 I-V 특성과 측정된 I-V 특성을 비교하고 그 결과가 일치하면, I-V 계산식에 최종적으로 입력되었던 초기값들을 제1 모델 파라미터 집합으로서 추출한다(단계 125). 그러면, 도 3에 도시된 바와 같이 제1 모델 파라미터 집합(300)이

추출된다. 도 3의 모델 파라미터 집합(300, 400)은 크게 두 부분으로 구성되는데, 물리적인 의미를 가지는 부분(305, 405, 이들의 물리적인 의미는 전술한 바 있다)과 스파이스 모델식의 단순한 계수 부분(310, 410, 이들의 자세한 의미는 『HSPICE User's Manual』, Meta-Software Inc., 1996, pp.16-103~16-106 참조)이 그것이다.

<39> 이어서, 나머지  $n-1$  개의 지점에 형성된 소자에 대한 모델 파라미터 집합을 추출하는 과정으로서, 여기서는 제1 모델 파라미터 집합 추출과정과는 달리, 측정된 I-V 특성곡선을 목적함수로서 이용하지 않고 몇 개의 측정된 주특성 데이터만을 목적함수로 하여 모델 파라미터 집합을 추출한다.

<40> 즉,  $n$  개의 지점중 상기 제1지점과 다른 제2지점에 형성된 소자의 주특성 데이터를 측정한다(단계 200). 주특성 데이터는 소자의 ET 데이터중 소자의 특성을 가장 잘 대표할 수 있는 데이터 예컨대, 문턱전압( $V_{th}$ ), 포화전류( $I_{Dsat}$ ), 최대 컨덕턴스( $G_{max}$ ),  $V_{GS}=0V$ 일 때의  $I_D(I_{off})$ , 접합 커패시턴스( $C_j$ ), 오버랩 커패시턴스( $C_{ov}$ ) 등이 될 수 있다. 이러한 ET 데이터는 그 측정의 회수가 수회에 불과하여 수백 내지 수천 회의 측정을 하여야 하는 I-V 특성곡선보다는 측정 시간 및 부담이 현저하게 적다.

<41> 이렇게 I-V 특성곡선을 목적함수로 하지 않고, 측정이 간편한 주특성 데이터만을 목적함수로 하여 모델 파라미터를 추출하여도 그 결과가 크게 다르지 않다는 근거는 다음과 같다. 즉, 여러 지점에 형성된 소자의 모델 파라미터 집합을 추출하고 여러 지점에 형성된 집적회로에 대하여 동작 및 성능을 시뮬레이션 하는 것은 웨이퍼 내 또는 웨이퍼간 위치에 따라 달라지는 집적회로 성능의 편차를 보기 위해서인데, 웨이퍼 내 또는 웨이퍼간 위치에 따른 성능의 차이는 굳이 I-V 특성곡선을 측정하지 않더라도 상기한 주특성 데이터만으로도 충분히 반영할 수 있다는 가정

서이다. 다시 말해, 위치에 따른 소자의 주특성 데이터의 차이는 위치에 따른 I-V 특성 곡선의 차이를 거의 그대로 반영한다고 할 수 있다.

<42> 이어서, 모델 파라미터 집합이 될 초기값들을 입력한다(단계 205). 이 과정에서 초기값들로는, 제2 내지 제n지점에서의 모델 파라미터 집합은 제1 모델 파라미터 집합과 근사할 것이므로, 위에서 추출한 제1 모델 파라미터 집합(도 3의 300)을 그대로 입력하는 것이 바람직하다.

<43> 이어서, 이 초기값들을 스파이스 프로그램의 주특성 데이터의 계산식에 대입하여 주특성값을 계산한다(단계 210).

<44> 이어서, 단계 210에서 계산된 주특성값과 단계 200에서 측정된 주특성값이 일치하는지 즉, 단계 210에서의 초기값들이 단계 200에서의 주특성값을 제대로 재현해 내는지를 판단한다(단계 215). 이 두 값의 차이가 전술한 바와 마찬가지로 소정의 오차범위 내에 들면 일치하는 것으로 판단한다.

<45> 이어서, 단계 215의 결과가 일치하지 않는 것으로 판단되면 초기값들을 변경시킨 후(단계 220) 변경된 초기값들을 주특성 데이터의 계산식에 대입하여 주특성값을 다시 계산한다(단계 210). 이때 초기값들을 변경시키는 단계(단계 220)에서는 전술한 바와 같은 최적화 프로그램을 이용할 수 있다. 또한, 모든 초기값(도 3의 305 및 310)을 변경시키지 않고, 물리적인 의미를 가지는 부분(305)만을 변경시킬 수 있다. 이는 모델 파라미터중 물리적인 의미를 가지는 부분(305)은 실제 공정의 조건에 따라 변화하는 파라미터이고, 나머지 스파이스 모델식의 계수 부분(310)은 물리적인 의미보다는 단순한 계수이므로 웨이퍼 내의 위치나 웨이퍼간 위치의 변화에 따라 변화시킬 필요가 없는 부분이기 때문이다.



<46> 단계 215에서 계산된 주특성값과 측정된 주특성값이 일치하면, 주특성 데이터의 계산식에 최종적으로 입력되었던 초기값들을 제2 모델 파라미터 집합(도 3의 400)으로서 추출한다(단계 225). 도 3에 도시된 바와 같이, 제2( $k=2$ ) 모델 파라미터 집합(400)을 구성하는 모델 파라미터들중 제1 모델 파라미터 집합과 비교하여 변화된 부분은 물리적인 의미를 가지는 파라미터들(405) 뿐이다. 이는, 본 발명에 따른  $n$  개의 모델 파라미터 집합을 추출하는 방법이 종래의 방법에 비해 목적함수( $I$ - $V$  특성곡선)의 측정을 위한 부담을 줄일 뿐만 아니라, 최적화 단계에서도 공정 조건의 변화에 따른 물리적 의미를 가지는 파라미터들(10 개 미만)만 고려함으로써 해의 수렴성 관점에서도 유리함을 의미한다.

<47> 나머지, 제3 내지 제 $n$  모델 파라미터 집합의 추출은 상술한 단계 200 내지 단계 225를 반복함으로써 수행된다.

<48> 한편, 위에서 제1 모델 파라미터 집합의 추출을 위한 제1지점을 임의의 지점으로 하였지만,  $n$  개의 지점에 형성된 모든 소자의 ET 데이터를 측정한 후 그 주특성 데이터가 설계된 집적회로의 사양에 가장 가까운 값을 보이는 지점의 지점의 소자를 선택하여, 이를 기준 샘플로 할 수도 있다.

<49> 이와 같이, 본 발명에 따른  $n$  개의 모델 파라미터 집합을 추출하는 방법은, 측정의 시간 및 부담이 큰  $I$ - $V$  특성을  $n$  번 측정하는 대신에, 한 번은  $I$ - $V$  특성을 측정하고 나머지  $n-1$  번은 측정이 간편한 주특성 데이터만을 측정하여 모델 파라미터 집합을 추출함으로써 모델 파라미터 집합의 추출에 따른 시간을 현저하게 감소시킬 수 있다.

<50> <실험예 1>

<51> 한편 본 실험예에서는 본 발명에 따른 방법의 예측의 정확도를 파악하기 위하여 도

4에 도시된 바와 같은 CMOS 트랜지스터들로 이루어진 11단 링 오실레이터(11-stages ring-oscillator)의 지연시간을 시뮬레이션하였다. 이를 위하여 3 매의 웨이퍼의 서로 다른 10 개의 지점에 트랜지스터 소자들을 각각 형성하였다. 이어서, 종래의 방법 즉, 10 개의 지점에 형성된 소자 모두에 대하여 I-V 특성곡선을 준비하여 10 개의 모델 파라미터 집합을 추출하고, 또한 본 발명의 방법 즉, 1 개의 지점에 형성된 기준 샘플에 대해서만 I-V 특성을 측정하여 모델 파라미터 집합을 추출하고 나머지 9 개의 모델 파라미터 집합은 주특성 데이터(문턱전압과 포화전류)만을 측정하여 추출하였다. 이렇게 추출된 종래의 방법과 본 발명의 방법에 따른 각각 10 개의 모델 파라미터 집합을 스파이스 프로그램에 입력하여 지연시간을 시뮬레이션 하였다.

<52> 그 결과를 나타낸 것이 아래 표 1로서, 표 1을 보면 동작전압( $V_{cc}$ )과 온도의 네 가지 조합에 따른 종래의 방법과 본 발명의 방법에 따른 모델 파라미터 집합들에 대한 지연시간의 시뮬레이션 결과는 평균 오차 3.15%의 양호한 결과를 보임을 알 수 있다.

<53> 【표 1】

시뮬레이션 조건		평균 오차 (%)
$V_{cc}$ (V)	온도 (°C)	
2.5	85	3.3
2.5	110	3.1
3.0	85	3.5
3.0	110	2.7
평균		3.15

<54> 또한, 도 5는 위 표 1에서  $V_{cc}=2.5V$ , 온도=85°C일 때의 종래의 방법과 본 발명의 방법에 따른 모델 파라미터 집합에 대하여 시뮬레이션한 결과를 보다 상세히 나타낸 그 래프로서, 도 5을 보면 종래의 방법과 본 발명의 방법에 따른 경우에 그 경향이 양호하게 일치함을 알 수 있다. 즉, 본 발명의 방법에서 I-V 특성곡선을 목적함수로 하여 추출

한 제1 모델 파라미터를 이용하여 수행한 기준 샘플에 대한 시뮬레이션된 지연시간(510)을 비롯하여 나머지 9 개의 시뮬레이션된 지연시간들이, 그 결과가 일치하는 선을 나타내는 대각선(520)에 모두 인접하여 분포함을 알 수 있다. 이는, 전술한 가정 즉, 웨이퍼상의 위치에 따른 소자의 주특성 데이터의 차이가 I-V 특성곡선의 차이를 그대로 반영한다는 가정이 성립함을 의미한다.

<55> 한편, 본 발명에 따른 모델 파라미터 집합의 추출 방법을 이용하면, 모델 파라미터 집합의 추출에 드는 시간을 감소할 뿐만 아니라, ET 데이터(주특성 데이터)를 사용함으로써 ET 데이터의 회로 성능에 미치는 영향의 민감도를 분석할 수도 있다. 즉, 본 발명에 따르면, I-V 특성곡선 또는 ET 데이터를 목적함수로 하여 추출된 모델 파라미터 집합에 대하여 시뮬레이션한 결과와, 이 측정된 ET 데이터를 임의로 변화시켜 변화된 ET 데이터를 목적함수로 하여 추출된 모델 파라미터 집합에 대하여 시뮬레이션한 결과를 비교함으로써, 실제 소자 특성(ET 데이터)이 변화된 소자를 직접 제작하지 않고도 소자 특성의 변화에 따른 성능 변화를 예측할 수 있으며, 소자의 어떤 특성이 성능에 가장 큰 영향을 미치는지를 분석할 수 있다. 아래의 실험예들은 이러한 민감도 분석을 한 예를 보여준다.

<56> <실험예 2>

<57> 본 실험예에서는 도 4에 도시된 바와 같은 링 오실레이터 다만, 그 단수를 23단으로 한 경우에, 하나의 기준 샘플에 대하여 모델 파라미터 집합을 추출하고 이를 이용하여 그 시간지연을 시뮬레이션한 다음, ET 데이터를 변화시켜 가면서 추출한 모델 파라미터 집합을 이용하여 시뮬레이션한 결과를 비교하였다. 기준 샘플의 시뮬레이션된 시간지연은 3.28nsec였고, 각 ET 데이터를 변화시킨 경우에 시뮬레이션된 시간지연 및 그 변화

율은 다음 표 2와 같다. 표 2에서,  $C_{ja}$ ,  $C_{jp}$ ,  $C_{ov}$ ,  $I_{Dsat}$  및  $V_{th}$ 는 각각 소스/드레인 영역의 채널쪽과의 접합 커패시턴스, 소스/드레인 영역의 기판쪽과의 접합 커패시턴스, 오버랩 커패시턴스, 포화전류 및 문턱전압이고, 예컨대,  $I_{Dsat} - 10\%$ 는 기준 샘플의  $I_{Dsat}$ 을 10% 만큼 감소하고 나머지 특성은 그대로 둔 경우를 의미한다.

<58> 【표 2】

	변화된 ET 데이터	시간지연 (nsec)	변화율 (%)
NMOS	$C_{ja} + 15\%$	3.29	0.5
	$C_{jp} + 15\%$	3.29	0.4
	$C_{ov} + 15\%$	3.32	1.3
	$I_{Dsat} - 10\%$	3.50	6.8
	$V_{th} + 10\%$	3.27	0.1
PMOS	$C_{ja} + 15\%$	3.33	1.6
	$C_{jp} + 15\%$	3.30	0.7
	$C_{ov} + 15\%$	3.37	2.9
	$I_{Dsat} + 15\%$	3.62	10.4
	$V_{th} - 10\%$	3.23	0.2

<59> 표 2로부터, 링 오실레이터의 시간지연에 가장 큰 영향을 미치는 요소는 인버터를 형성하는 MOS 트랜지스터의  $I_{Dsat}$ 임을 알 수 있고, 특히 PMOS 트랜지스터의  $I_{Dsat}$ 임을 알 수 있다.

<60> <실험예 3>

<61> 본 실험예에서는 비동기 DRAM(asynchronous dynamic random access memory)에 대하여, 하나의 기준 샘플의 모델 파라미터 집합을 추출하고 이를 이용하여  $t_{RAC}$ (어드레스를 지정한 시점부터 실제 데이터가 독출되어 나오는 시점까지의 시간)을 시뮬레이션한 다음, ET 데이터를 변화시켜 가면서 추출한 모델 파라미터 집합을 이용하여 시뮬레이션한 결과를 비교하였다. 평균  $t_{RAC}$ 는  $V_{CC}=3.0V$ , 온도= $75^{\circ}C$ 일 때 40nsec였고, 각 ET 데이터를 변화시킨 경우에 각 ET 데이터의 변화가  $t_{RAC}$ 에 미치는 영향(민감도)은 다음 표 3과 같

다. 표 3에서  $I_{Dp}$ ,  $I_{Dn}$ ,  $R_{pp}$  및  $C_{para}$ 는 각각 PMOS의  $I_{Dsat}$ , NMOS의  $I_{Dsat}$ , 다결정 실리콘으로 이루어진 상부전극 라인의 저항, 금속배선의 기생 커패시턴스를 의미한다.

<62> 【표 3】

ET 데이터(특성)	각 ET 데이터의 변화가 $t_{RAC}$ 에 미치는 영향(민감도) (%)
$I_{Dp}$	36
$I_{Dn}$	21
$R_{pp}$	18
$C_{para}$	6
기타	19

<63> 표 3으로부터, 본 실험예의 비동기 DRAM의 성능 즉  $t_{RAC}$ 의 변화에 가장 큰 영향을 미치는 요소는 PMOS의 포화전류 특성의 변화임을 알 수 있고, 이에 따라 DRAM 설계자는 변화된 특성의 DRAM을 제작하지 않고서도 그 특성의 변화가 전체 DRAM 회로의 성능에 미치는 영향을 예측할 수 있다.

<64> 한편, 상술한 본 발명의 모델 파라미터 집합의 추출방법 및 집적회로 시뮬레이션 방법은 프로그램으로 구현가능하고, 이 프로그램은 컴퓨터가 읽을 수 있는 기록매체에 의해 제공될 수 있다. 그리하여 본 발명의 모델 파라미터 집합의 추출방법 및 집적회로 시뮬레이션 방법의 프로그램은 범용 디지털 컴퓨터에서 실행될 수 있다. 상기 기록매체는 마그네틱 저장매체(예:ROM, 플로피디스크, 하드 디스크 등), 광학적 판독 매체(예:CD-ROM, DVD 등) 및 캐리어 웨이브(예:인터넷을 통한 전송)와 같은 저장매체를 포함한다.

<65> 본 발명에 따라 소자의 주특성 데이터를 목적함수로 하여 모델 파라미터 집합을 추출하는 방법의 프로그램은, 도 2에 도시된 모델 파라미터의 초기값 입력 단계(단계 205)부터 초기값 변경 단계(단계 220)까지의 각 단계들이 컴퓨터에서 수행될 수 있도록, 주

특성 데이터의 계산식에 모델 파라미터 집합이 될 소정의 초기값들을 대입하여 주특성 데이터 값을 계산하는 프로그램 모듈, 및 계산된 주특성 데이터 값이 측정된 주특성 데이터 값의 소정의 오차범위 내에 드는지를 판단하여 소정의 오차범위 내에 들면 그때의 상기 초기값들을 모델 파라미터 집합으로서 추출하고, 상기 오차범위를 벗어나면 상기 초기값들을 변경하고 상기 주특성 데이터 값을 계산하는 프로그램 모듈로 분기하는 프로그램 모듈을 구비한다.

<66> 또한, 집적회로의 기본 소자의 특성이 변화하는 경우에 집적회로의 성능에 미치는 영향을 분석하는 방법의 프로그램은, 웨이퍼 상의 소정의 지점에 형성된 기본 소자에서 측정된 I-V 특성곡선 또는 주특성 데이터를 목적함수로 하여 이 I-V 특성곡선 또는 주특성 데이터를 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출하는 프로그램 모듈, 기본 소자에서 측정된 주특성 데이터 값을 임의로 변화시켜 이 변화된 주특성 데이터를 목적함수로 하여 이 변화된 주특성 데이터를 가장 잘 재현할 수 있는 제2 모델 파라미터 집합을 추출하는 프로그램 모듈, 및 제1 및 제2 모델 파라미터 집합을 스파이스 시뮬레이션 프로그램에 입력하여 집적회로의 성능을 각각 시뮬레이션하여 비교함으로써 기본 소자의 주특성 데이터의 변화가 집적회로의 성능에 미치는 영향을 분석하는 프로그램 모듈을 구비한다.

<67> 여기서, 각 프로그램 모듈들이 수행하는 기능 및 동작은 상술한 모델 파라미터 집합의 추출방법 및 소자 특성의 변화에 따른 집적회로의 성능 변화의 민감도 분석 방법의 실시예 및 실험예들에서 설명한 바와 동일하므로 그 설명을 생략한다. 그리고, 각 프로그램 모듈을 실제로 코드화한 기능적인(functional) 프로그램, 코드 및 코드 세그먼트들은 본 발명이 속하는 기술분야의 프로그래머들에 의해 용이

하게 작성될 수 있다. 또한, 상기의 프로그램들은 집적회로의 시뮬레이션 프로그램인 스파이스 프로그램의 서브 프로그램으로서 활용될 수 있다.

**【발명의 효과】**

<68> 이상 상술한 바와 같이 본 발명에 따르면, 집적회로의 성능에 대하여 통계적으로 시뮬레이션하기 위하여  $n$  개의 모델 파라미터 집합을 추출하는 경우에, 1 개의 모델 파라미터 집합만 직접 측정에 의해 마련된 I-V 특성곡선을 목적함수로 하여 추출하고, 나머지  $n-1$  개의 모델 파라미터 집합은 소자의 문턱전압이나 포화전류와 같은 측정이 간편한 주특성 데이터(ET 데이터)만을 측정하고 이를 목적함수로 하여 추출함으로써, 모델 파라미터 추출에 드는 시간을 대폭 감소할 수 있다.

<69> 또한, 본 발명에 따르면, ET 데이터를 목적함수로 이용하기 때문에, ET 데이터(소자 특성)를 변화시킨 경우의 모델 파라미터 집합을 쉽게 추출할 수 있어, 특성이 변화된 소자를 직접 제작하지 않고도 설계자가 이 특성의 변화가 집적회로의 성능에 미치는 영향(민감도)을 간단히 예측할 수 있다.

# 【특허청구범위】

## 【청구항 1】

설계된 집적회로의 동작과 성능을 통계적으로 시뮬레이션하기 위하여  $n$  ( $n$ 은 2 이상의 정수) 개의 모델 파라미터 집합을 추출하는 방법에 있어서,

1 또는 2 이상의 웨이퍼에  $n$  개의 지점을 정의하고, 이  $n$  개의 지점에 상기 집적회로의 기본 소자를 형성하는 단계;

상기  $n$  개의 지점중 어느 한 지점에 형성된 기본 소자의 I-V 특성을 측정하여 I-V 특성곡선을 마련하는 단계;

상기 I-V 특성곡선을 목적함수로 하여 이 I-V 특성곡선을 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출하는 단계;

상기  $n$  개의 지점중 제 $k$  ( $k$ 는 2부터  $n$ 까지의 정수) 지점에 형성된 기본 소자의 주특성 데이터를 측정하는 단계; 및

상기 주특성 데이터를 목적함수로 하여 이 주특성 데이터를 가장 잘 재현할 수 있는 제 $k$  모델 파라미터 집합을 추출하는 단계를 구비하고,

$k$ 를 1씩 증가시켜 가면서  $k=n$ 이 될 때까지 상기 주특성 데이터를 측정하는 단계 및 제 $k$  모델 파라미터 집합을 추출하는 단계를 반복하여  $n$  개의 모델 파라미터 집합을 추출하는 것을 특징으로 하는 모델 파라미터 집합의 추출 방법.

## 【청구항 2】

제1항에 있어서, 상기 기본 소자는 트랜지스터 소자이고, 상기 주특성 데이터는 상기 트랜지스터의 문턱전압( $V_{th}$ ), 포화전류( $I_{Dsat}$ ), 최대 컨덕턴스( $G_{mmax}$ ), 게이트-소스간



전압이 0V일 때의 드레인 전류( $I_{off}$ ), 접합 커패시턴스( $C_j$ ) 또는 오버랩 커패시턴스( $C_{ov}$ )를 포함하는 것을 특징으로 하는 모델 파라미터 집합의 추출 방법.

### 【청구항 3】

제1항에 있어서, 상기 제k 모델 파라미터 집합을 추출하는 단계는,

상기 제1 모델 파라미터 집합을 제k 모델 파라미터 집합이 될 모델 파라미터들의 초기값들로서 입력하는 단계;

상기 초기값들을 상기 주특성 데이터의 계산식에 대입하여 주특성 데이터 값을 계산하는 단계;

상기 계산된 주특성 데이터 값이 상기 측정된 주특성 데이터 값의 소정의 오차범위 내에 드는지를 판단하는 단계;

상기 판단결과 소정의 오차범위 내에 들면 그때의 상기 초기값들을 제k 모델 파라미터 집합으로서 추출하는 단계; 및

상기 판단결과 소정의 오차범위를 벗어나면 상기 초기값들을 변경하여 상기 주특성 데이터 값을 계산하는 단계 및 상기 판단하는 단계를 반복하는 단계를 구비하는 것을 특징으로 모델 파라미터 집합의 추출 방법.

### 【청구항 4】

제3항에 있어서, 상기 초기값들을 변경하는 단계에서는 상기 초기값들중 물리적인 의미를 가지는 모델 파라미터들만 변경하는 것을 특징으로 하는 모델 파라미터 집합의 추출방법.

## 【청구항 5】

제1항에 있어서, 상기 기본 소자의 주특성 데이터 값의 변화가 상기 집적회로의 전체 성능에 미치는 영향을 분석하기 위하여, 상기 제 $m$ ( $m$ 은 1부터 상기  $n$ 까지중 임의의 정수)지점에 형성된 소자의 측정된 주특성 데이터 값을 임의로 변화시키고 이 임의로 변화된 주특성 데이터 값을 목적함수로 하여 제 $m$  모델 파라미터 집합을 추출하는 단계를 더 구비하는 것을 특징으로 하는 모델 파라미터 집합의 추출방법.

## 【청구항 6】

설계된 집적회로의 동작과 성능을 시뮬레이션하는 방법에 있어서,  
 웨이퍼 상의 소정의 지점에 상기 집적회로의 기본 소자를 형성하는 단계;  
 상기 기본 소자의 I-V 특성을 측정하여 I-V 특성곡선을 마련하는 단계;  
 상기 I-V 특성곡선을 목적함수로 하여 이 I-V 특성곡선을 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출하는 단계;  
 상기 기본 소자의 주특성 데이터를 측정하는 단계;  
 상기 주특성 데이터의 값을 임의로 변화시켜 이 변화된 주특성 데이터를 목적함수로 하여 이 변화된 주특성 데이터를 가장 잘 재현할 수 있는 제2 모델 파라미터 집합을 추출하는 단계; 및  
 상기 제1 및 제2 모델 파라미터 집합을 스파이스 시뮬레이션 프로그램에 입력하여 상기 집적회로의 성능을 각각 시뮬레이션하여 비교하는 단계를 구비함으로써 상기 기본 소자의 주특성 데이터의 변화가 상기 집적회로의 성능에 미치는 영향을 분석할 수 있도록 한 것을 특징으로 하는 집적회로의 시뮬레이션 방법.

## 【청구항 7】

설계된 집적회로의 동작과 성능을 시뮬레이션하는 방법에 있어서,

웨이퍼 상의 소정의 지점에 상기 집적회로의 기본 소자를 형성하는 단계;

상기 기본 소자의 주특성 데이터를 측정하는 단계;

상기 주특성 데이터를 목적함수로 하여 이 주특성 데이터를 가장 잘 재현할 수 있는 제1 모델 파라미터 집합을 추출하는 단계;

상기 주특성 데이터의 값을 임의로 변화시켜 이 변화된 주특성 데이터를 목적함수로 하여 이 변화된 주특성 데이터를 가장 잘 재현할 수 있는 제2 모델 파라미터 집합을 추출하는 단계; 및

상기 제1 및 제2 모델 파라미터 집합을 스파이스 시뮬레이션 프로그램에 입력하여 상기 집적회로의 성능을 각각 시뮬레이션하여 비교하는 단계를 구비함으로써 상기 기본 소자의 주특성 데이터의 변화가 상기 집적회로의 성능에 미치는 영향을 분석할 수 있도록 한 것을 특징으로 하는 집적회로의 시뮬레이션 방법.

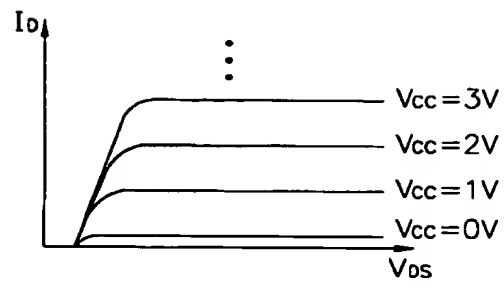
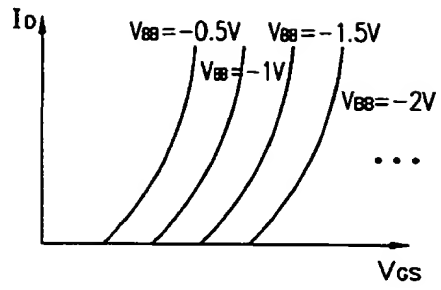
## 【청구항 8】

제6항 또는 제7항에 있어서, 상기 기본 소자는 트랜지스터 소자이고, 상기 주특성 데이터는 상기 트랜지스터의 문턱전압( $V_{th}$ ), 포화전류( $I_{Dsat}$ ), 최대 컨덕턴스( $G_{mmax}$ ), 게이트-소스간 전압이 0V일 때의 드레인 전류( $I_{off}$ ), 접합 커패시턴스( $C_j$ ) 또는 오버랩 커패시턴스( $C_{ov}$ )를 포함하며, 상기 제2 모델 파라미터 집합을 추출하는 단계에서는 상기 주특성 데이터들중 하나 또는 2 이상을 독립적으로 또는 조합하여 변화시킴으로써 상기

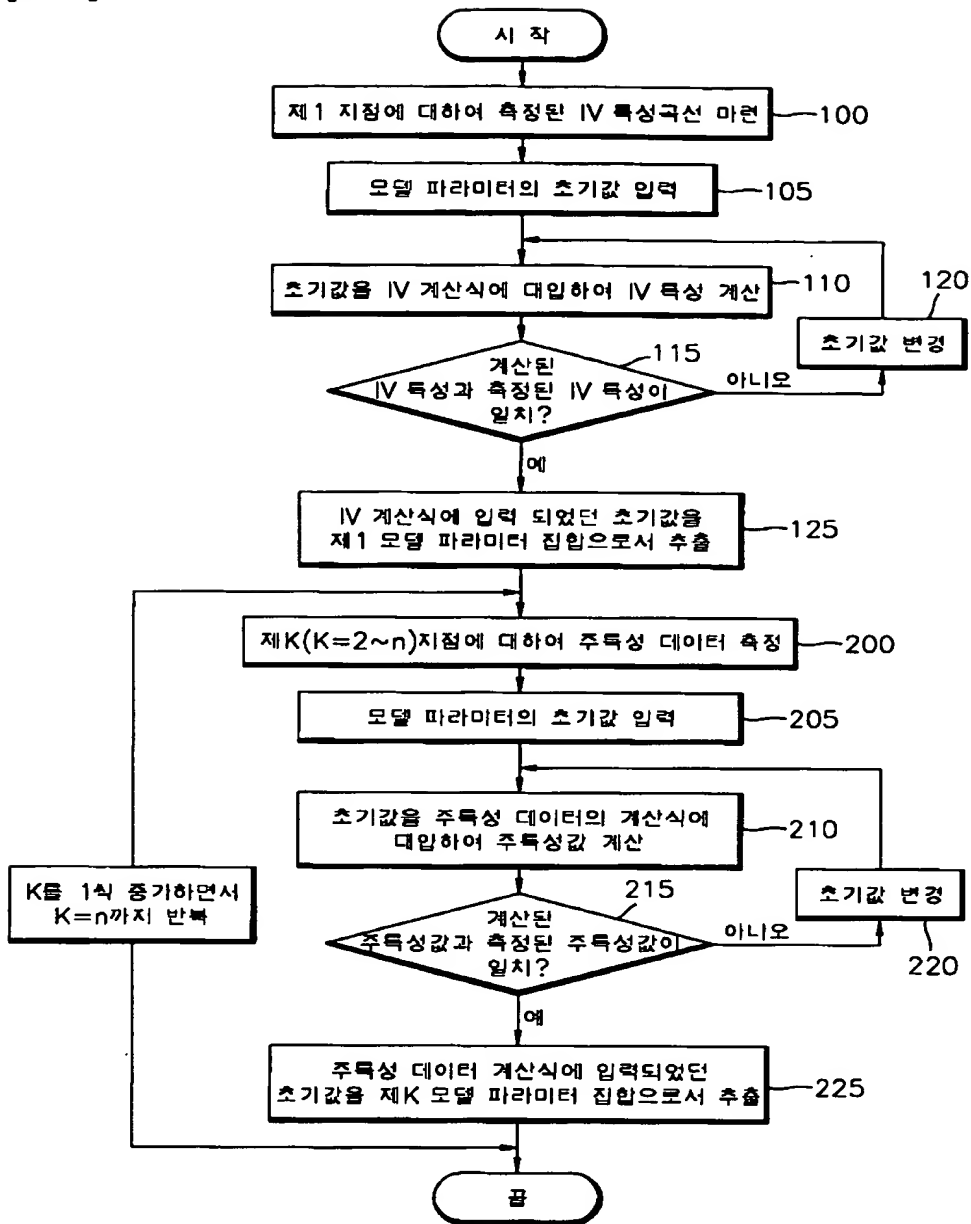
주특성 데이터들의 변화가 상기 집적회로의 성능에 미치는 영향의 민감도를 각각 분석하는 것을 특징으로 하는 집적회로의 시뮬레이션 방법.

【도면】

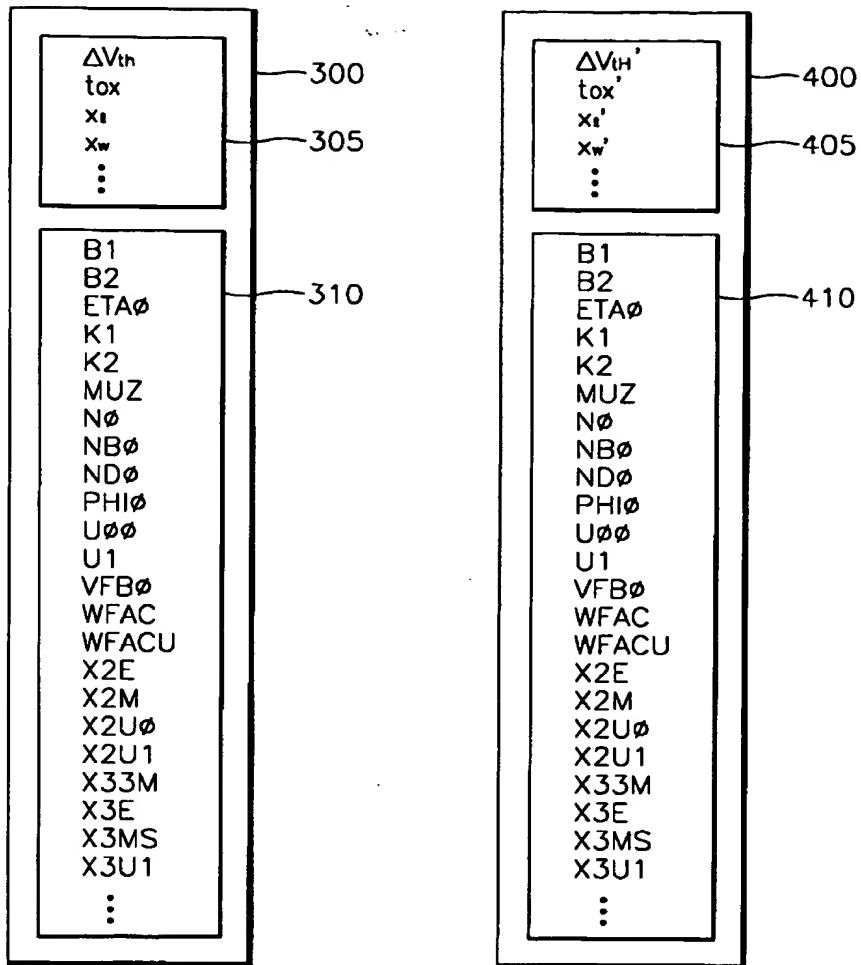
【도 1】



【도 2】



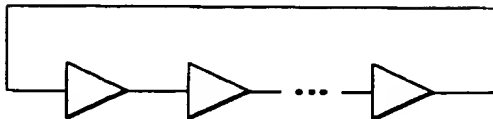
【도 3】



제1 모델 파라미터 집합

제K 모델 파라미터 집합

【도 4】



【도 5】

